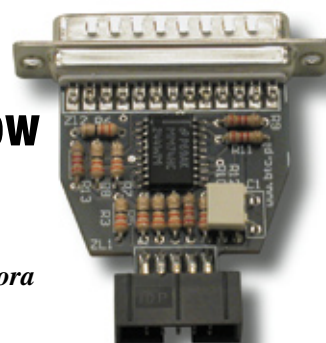


ZL3PRG

Programator-konfigurator ISP układów programowalnych firm Altera i Atmel



Programator ZL3PRG jest funkcjonalnym odpowiednikiem programatora ByteBlaster MV firmy Altera.

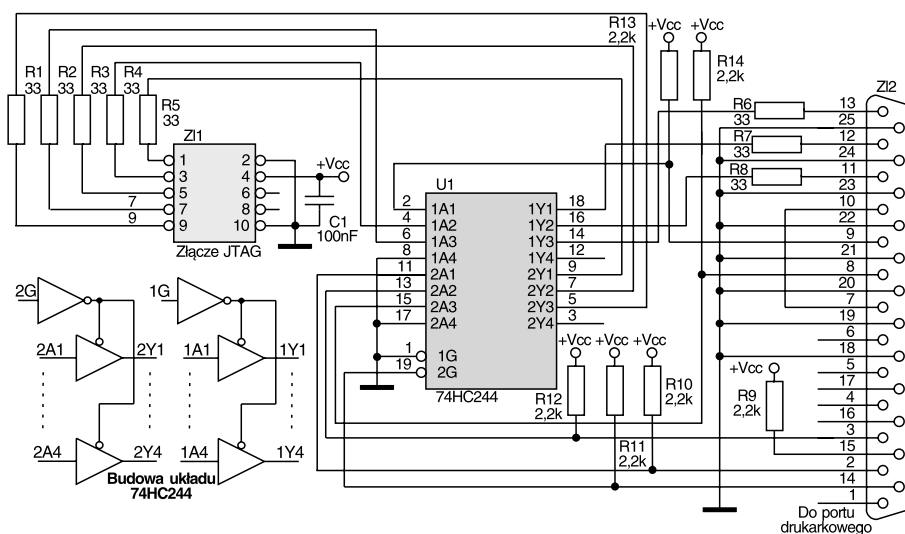
Zdecydowana większość dostępnych współcześnie układów programowalnych i mikrokontrolerów ma możliwość programowania wewnętrznej pamięci nieulotnej po zainstalowaniu w systemie (ISP). Do programowania i konfigurowania w systemie układów PLD najczęściej jest stosowany interfejs JTAG, w którym transmisja danych odbywa się szeregowo za pomocą 4 lub 5-liniowej magistrali. Role poszczególnych linii JTAG opisano w **tab. 1**.

Tab. 1. Sygnały interfejsu JTAG i ich funkcje

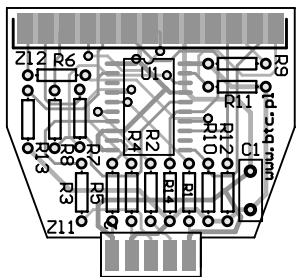
Nazwa	Opis funkcjonalny
TDI - Test Data Input	Szeregowe wejście danych do konfiguracji i testowania. Dane z tego wejścia są synchronizowane narastającym zboczem sygnału zegarowego TCK.
TDO - Test Data Output	Szeregowe wyjście danych wyprowadzanych z rejestru BST lub pamięci konfiguracji układu. Dane wyjściowe są synchronizowane opadającym zboczem sygnału zegarowego TCLK.
TMS - Test Mode Select	Wejście sterujące pracą automatu TAP. Ustalenie wartości logicznej na tym wejściu powinno nastąpić przed narastającym zboczem sygnału zegarowego TCLK.
TCK - Test Clock Input	Wejście sygnału zegarowego, taktującego automat TAP oraz rejestr instrukcji.
TRST - Test Reset	Wejście asynchronicznego sygnału zerującego TAP i inne elementy BST. Aktywny stan niski. Jest to sygnał opcjonalny.

Budowa

Schemat elektryczny programatora ByteBlaster MV pokazano na **rys. 1**. Jest to nieco zmodyfikowana wersja klasycznego ByteBlastera, przystosowana do programowania i konfigurowania układów niskonapięciowych, w tym układów zasilanych napięciem 1,8 V. Budowa programatora jest niezwykle prosta – układ U1 jest buforem separującym linie portu Centronics od wyprowadzeń programowanego układu, rezystory włączone



Rys. 1. Schemat elektryczny programatora

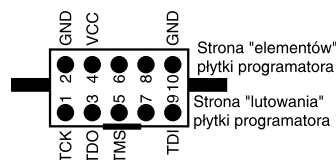


Rys. 2. Rozmieszczenie elementów na płytce drukowanej

w szereg z wyjściami i z wejściami tego układu mają za zadanie ograniczyć natężenie prądu wypływającego i wpływającego do bezpiecznej dla układu wartości.

Programator zmontowano na niewielkiej, dwustronnej płytce drukowanej, której schemat montażowy pokazano na rys. 2. Układ U1 jest montowany powierzchniowo (obudowa SO20). Pozostałe elementy, za wyjątkiem złącz, są montowane klasycznie.

Na rys. 3 pokazano rozmieszczenie sygnałów JTAG na złączu Z1.1.



Rys. 3. Rozmieszczenie sygnałów JTAG na złączu Z1.1

Wykaz elementów

Rezystory

R1...R8: 33Ω

R9...R14: 2,2kΩ

Kondensatory

C1: 100nF

Półprzewodniki

U1: 74HC244 (w obudowie SO20)

Inne

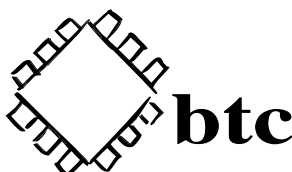
Z1.1: ZWS10

Z1.2: DB25M

Oprogramowanie

ByteBlaster jest obsługiwany przez wiele programów służących do programowania i konfigurowania układów PLD. Najbardziej „naturalnym” programowym partnerem dla ByteBlastera są programy Max+Plus II (jest dostępna m.in. jego specjalna wersja ASAP, służąca do obsługi programatora - http://www.altera.com/support/software/sof-download_center.html) oraz Quartus II firmy Altera. Także firmy: Atmel oraz Xilinx (tylko w starszej wersji bezpłatnego pakietu WebPack ISE 3.8) udostępniają programy, za pomocą których można programować oferowane przez nie układy PLD bezpośrednio w systemie. Programy te są dostępne na CD-ROM-ie dołączonym do książki „Układy programalne, pierwsze kroki”.

Programator ZL3PRG można wykorzystywać do programowania układów CPLD firmy Atmel (ATF15xx). Jego obsługę zapewnia oprogramowanie atmELISP, dostępne bezpłatnie pod adresem: <http://www.atmel.com/atmel/products/prod147.htm> (w dziale In-System Programming).



BTC Korporacja
05-120 Legionowo
ul. Lwowska 5
tel.: (022) 767-36-20
faks: (022) 767-36-33
e-mail: biuro@kamami.pl
<http://www.kamami.pl>